|  |  |
| --- | --- |
|  | **UNIVERSIDADE FEDERAL DE UBERLÂNDIA** |
| **FACOM – Faculdade de Computação** |
| **Curso** | Sistemas de Informação | **Período** | 2º | **ano** | **Semestre** |
| 2014 | 02 |
| **Disciplina** | GSI008 Sistemas Digitais | **Avaliação**  | REC | **Valor** | 105,00 |
| **Professor (a)** | Dr. rer. nat. Daniel Duarte Abdala | **Data** | 11/03/2014 |
| **Aluno (a)** |  | **Nota** |  |
| **Matrícula** |  | **Vista em** | \_\_\_ /\_\_\_ / \_\_\_\_\_\_ | **Nota****Vista** |  |
|  |  |  **Assinatura**  |  |  |  |

Observações:

* Prova individual e sem consulta;
* Valor total 105 pontos, dos quais 100 referem-se a nota base da prova e 5 pontos a serem concedidos relativos a uma questão extra;
* A prova terá duração de 100 minutos a contar da leitura da prova;
* A interpretação faz parte da prova.
1. (40) Simplifique a expressão algébrica abaixo via manipulação algébrica. Indique as propriedades sendo utilizadas. A seguir simplifique-a utilizando mapas Veitch-karnaugh. Lembre-se que para simplificar vias mapas-K, você deve colocar a expressão sob a forma de soma de produtos (ΣMF). A seguir construa um arquivo VHDL que implemente a versão simplificada do circuito.

$$F(A,B,C,D)=ABC+A\overbar{C}+A\overbar{B}+D+B\overbar{D}$$

|  |  |
| --- | --- |
| $$ABC+A\overbar{C}+A\overbar{B}+D+B\overbar{D}$$ | Propriedade |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |

ΣMF = \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_



Simplificação: \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

|  |
| --- |
|  |

1. (30.0) Projete um contador binário síncrono de 8 bits (ou seja, capaz de contar de 00H a 0AH). Este circuito deve poder ser zerado, assincronamente. Sendo assim, inclua um sinal único de CLEAR que zere todos os flip-flops.
2. (10.0) Converta o número 101010000012 para decimal, hexadecimal e BCD8421.
3. (20.0) Construa o circuito equivalente a função booleana abaixo utilizando para tal um mux de 8x1.

$$F\left(A,B,C\right)= \overbar{A∙B∙C}+\left(A⊕B\right)+C$$

EXTRA: (5.0) Explain the difference between Behavioral and Descriptive VHDL. Please provide sample code for each.

“Pain is temporary. Quitting lasts forever.”

― Lance Armstrong